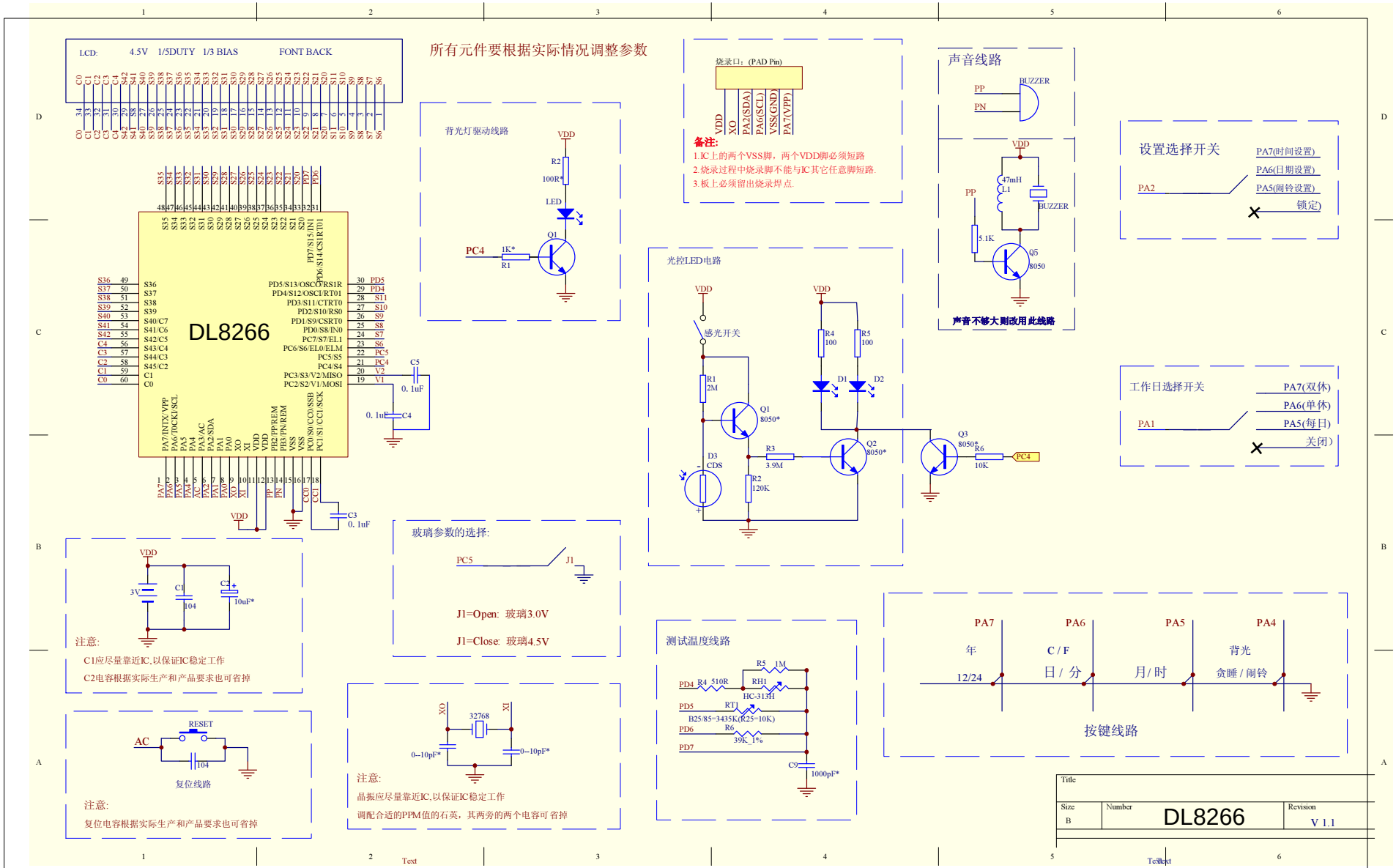
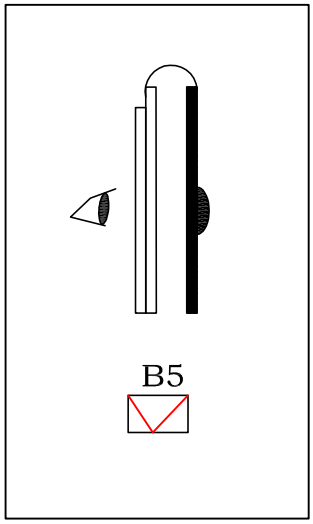
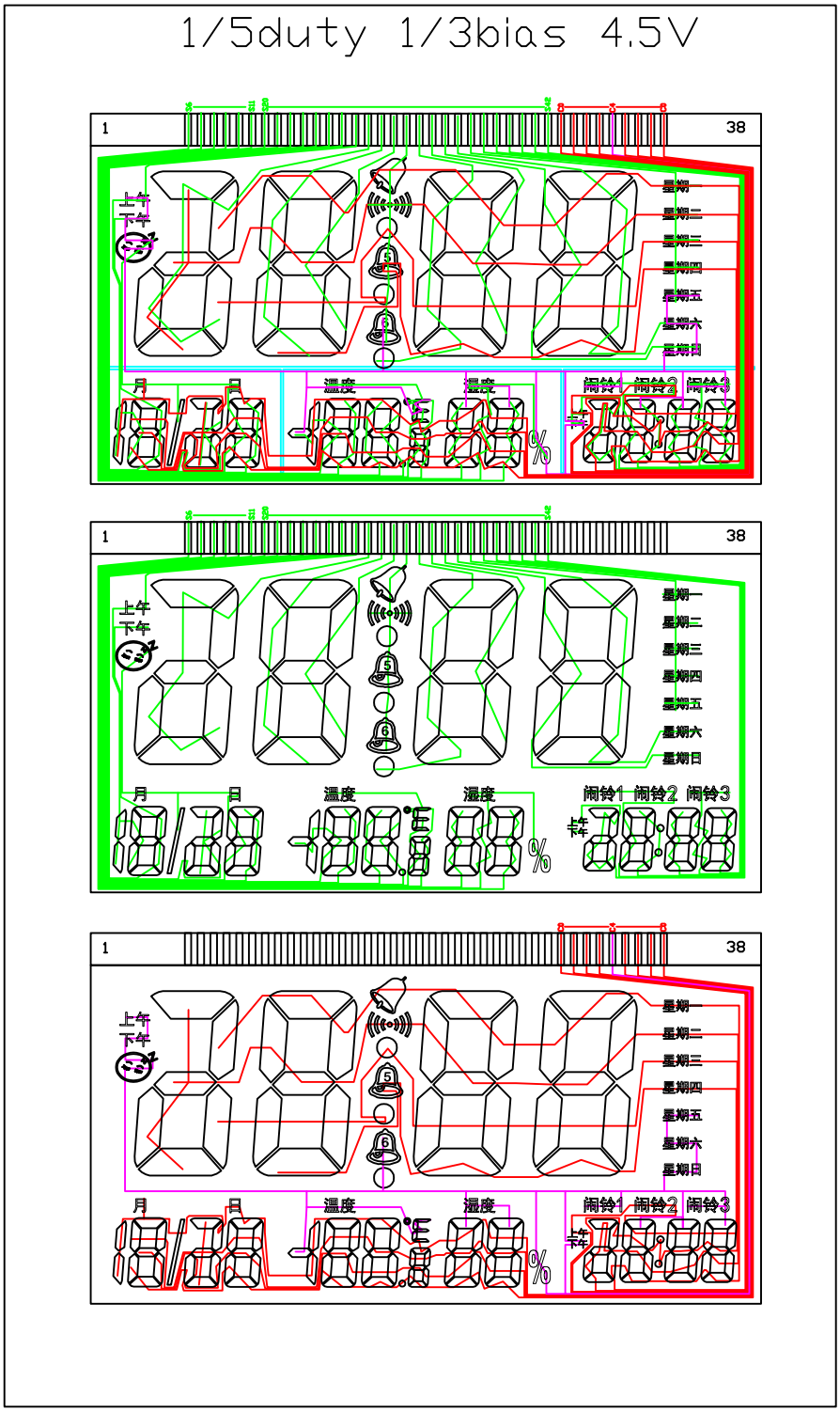

LCD: 4.5V 1/5DUTY 1/3 BIAS FONT BACK
所有元件要根据实际情况调整参数
DL8266
背光灯驱动线路
VDD
R2
100R*
LED
Q1
PC4
1K*
R1
烧录口：(PAD Pin)
VDD
XO
PA2(SDA)
PA6(SCL)
VSS(GND)
PA7(VPP)
备注:
1.IC上的两个VSS脚，两个VDD脚必须短路
2.烧录过程中烧录脚不能与IC其它任意脚短路.
3.板上必须留出烧录焊点.
声音线路
BUZZER
PP
PN
VDD
47mH
L1
BUZZER
PP
5.1K
Q5
8050
声音不够大则改用此线路
设置选择开关
PA2
PA7(时间设置)
PA6(日期设置)
PA5(闹铃设置)
锁定)
光控LED电路
VDD
感光开关
R1
2M
Q1
8050*
D3
CDS
R3
3.9M
R2
120K
VDD
R4
100
R5
100
D1
D2
Q2
8050*
Q3
8050*
R6
10K
PC4
C5
0. 1uF
0. 1uF
C4
C3
0. 1uF
VDD
工作日选择开关
PA1
PA7(双休)
PA6(单休)
PA5(每日)
关闭)
玻璃参数的选择:
PC5
J1
J1=Open: 玻璃3.0V
J1=Close: 玻璃4.5V
VDD
3V
C1
104
C2
10uF*
注意:
C1应尽量靠近IC,以保证IC稳定工作
C2电容根据实际生产和产品要求也可省掉
RESET
AC
104
复位线路
注意:
复位电容根据实际生产和产品要求也可省掉
XO
32768
XI
0--10pF*
0--10pF*
注意:
晶振应尽量靠近IC,以保证IC稳定工作
调配合适的PPM值的石英，其两旁的两个电容可省掉
测试温度线路
R5 1M
RH1
HC-313H
PD4
R4 510R
PD5
RT1
B25/85=3435K(R25=10K)
PD6
R6
39K 1%
PD7
C9
1000pF*
PA7
年
12/24
PA6
C / F
日 / 分
PA5
月 / 时
PA4
背光
贪睡 / 闹铃
按键线路
Title
Size
B
Number
DL8266
Revision
V 1.1
Text
Text

此图仅供走线参考，不作效果图





No.	Name	X	Y	No.	Name	X	Y	No.	Name	X	Y
1	PA7_INTX_VPP	-588.23	768.23	21	PC4_S4	-315	-768.23	41	S28	588.23	135
2	PA6_T0CKI_SCL	-588.23	674.99	22	PC5_S5	-225	-768.23	42	S29	588.23	225
3	PA5	-588.23	585	23	PC6_S6_EL0_ELM	-135	-768.23	43	S30	588.23	315
4	PA4	-588.23	495	24	PC7_S7_EL1	-45	-768.23	44	S31	588.23	405
5	PA3_AC	-588.23	405	25	PD0_S8_IN0	45	-768.23	45	S32	588.23	495
6	PA2_SDA	-588.23	315	26	PD1_S9_CSRT0	135	-768.23	46	S33	588.23	585
7	PA1	-588.23	225	27	PD2_S10_RS0	225	-768.23	47	S34	588.23	674.99
8	PA0	-588.23	135	28	PD3_S11_CTRT0	315	-768.23	48	S35	588.23	768.23
9	XO	-588.23	45	29	PD4_S12_OSCI_RT01	405	-768.23	49	S36	494.99	768.23
10	XI	-588.23	-45	30	PD5_S13_OSCO_RS1R	494.99	-768.23	50	S37	405	768.23
11	VDD:	-588.23	-135	31	PD6_S14_CS1RT01	588.23	-768.23	51	S38	315	768.23
12	VDD:	-588.23	-225	32	PD7_S15_IN1	588.23	-674.99	52	S39	225	768.23
13	PB2_PP_REM	-588.23	-315	33	S20	588.23	-585	53	S40_C7	135	768.23
14	PB3_PN_REM	-588.23	-405	34	S21	588.23	-495	54	S41_C6	45	768.23
15	VSS:	-588.23	-495	35	S22	588.23	-405	55	S42_C5	-45	768.23
16	VSS:	-588.23	-585	36	S23	588.23	-315	56	S43_C4	-135	768.23
17	PC0_S0_CC0_SSB	-588.23	-674.99	37	S24	588.23	-225	57	S44_C3	-225	768.23
18	PC1_S1_CC1_SCK	-588.23	-768.23	38	S25	588.23	-135	58	S45_C2	-315	768.23
19	PC2_S2_V1_MOSI	-494.99	-768.23	39	S26	588.23	-45	59	C1	-405	768.23
20	PC3_S3_V2_MISO	-405	-768.23	40	S27	588.23	45	60	C0	-494.99	768.23

*The IC substrate should be connected to Vss in the PCB layout artwork.